

# DATA PROCESSING METHOD, PICTURE DISPLAY METHOD, PICTURE PROCESSING DEVICE, PICTURE DISPLAY DEVICE, PICTURE DISPLAY SYSTEM, AND PICTURE PROCESSING SYSTEM

Publication number: JP2002116729 (A)

Publication date: 2002-04-19

Inventor(s): MAMIYA TAKESHIGE; SUGIUCHI AKIRA; YAMAUCHI KAZUSHI

Applicant(s): IBM

Classification:

- international: G06T3/40; G09G3/20; G09G3/36; G09G5/00; H04N1/393; H04N5/262; G06T3/40; G09G3/20; G09G3/36; G09G5/00; H04N1/393; H04N5/262; (IPC1-7): G09G3/20; G06T3/40; G09G3/36; H04N1/393; H04N5/262

- European: G09G5/00T2; G06T3/40

Application number: JP20000304619 20001004

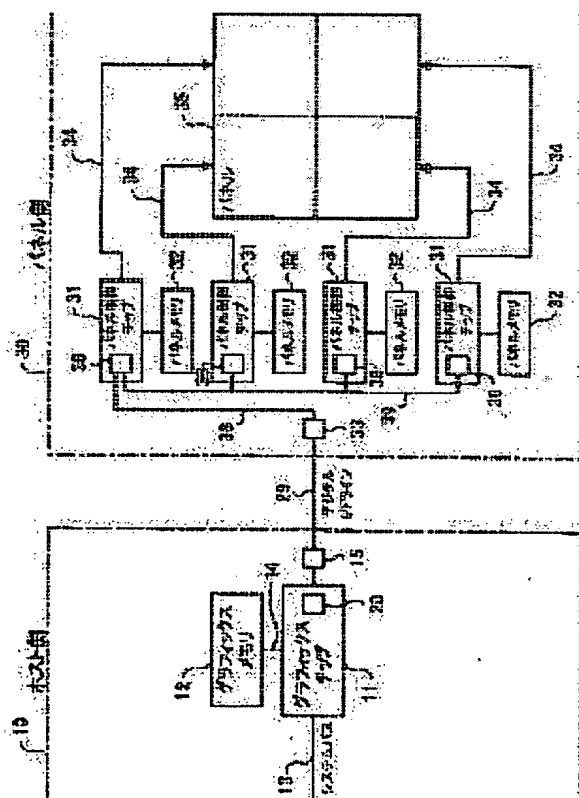
Priority number(s): JP20000304619 20001004

Also published as:

US2002039109 (A1)  
US6680742 (B2)

## Abstract of JP 2002116729 (A)

**PROBLEM TO BE SOLVED:** To make it possible to process a partial magnification transform without needing much memory. **SOLUTION:** This system comprises a host side 10 for executing applications and transmitting P-dot width picture data in block units of m-dot width, and a panel side 30 which is connected with this host side via a digital I/F line 29 and displays the P-dot width picture data with the magnification converted into R-dot width, and this panel side 30 comprises blocks having a dot width of an integer of a value obtained from  $R \times m/P$ , a scaling means for providing scaling by using a block having a dot width of a summed integer which is the sum of the integer and 1, and a display means for converting the magnification of the picture data of block units received from the host side 10 and displaying the data on a panel 35.



Data supplied from the esp@cenet database — Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2002-116729  
(P2002-116729A)

(43) 公開日 平成14年4月19日 (2002. 4. 19)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	特コード <sup>*</sup> (参考)
G 0 9 G 3/20	6 5 0 6 3 1	G 0 9 G 3/20	6 5 0 C 5 B 0 5 7 6 3 1 B 5 C 0 0 6
G 0 6 T 3/40		G 0 6 T 3/40	A 5 C 0 2 3
G 0 9 G 3/36		G 0 9 G 3/36	5 C 0 7 6
H 0 4 N 1/393		H 0 4 N 1/393	5 C 0 8 0

審査請求 未請求 請求項の数20 O L (全 17 頁) 最終頁に続く

(21) 出願番号 特願2000-304619 (P2000-304619)

(22) 出願日 平成12年10月4日 (2000. 10. 4)

(71) 出願人 390009531

インターナショナル・ビジネス・マシーンズ・コーポレーション  
INTERNATIONAL BUSINESS MACHINES CORPORATION  
アメリカ合衆国10504、ニューヨーク州  
アーモンク (番地なし)

(72) 発明者 間宮 丈滋

神奈川県大和市下鶴間1623番地14 日本アイ・ビー・エム株式会社 大和事業所内

(74) 復代理人 100104880

弁理士 古部 次郎 (外4名)

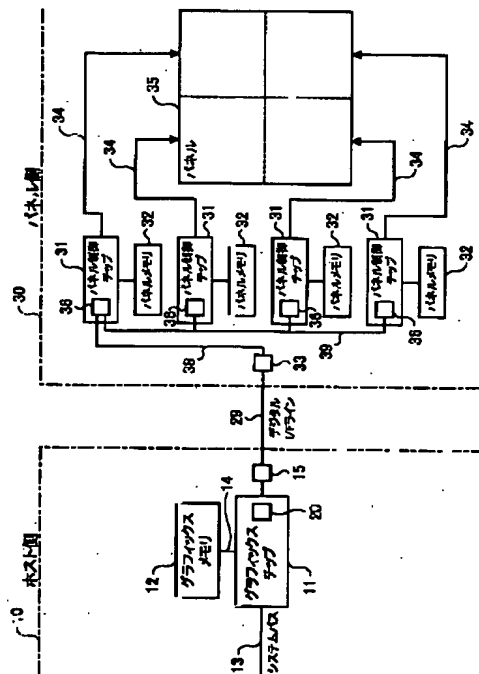
最終頁に続く

(54) 【発明の名称】 データ変換方法、画像表示方法、画像処理装置、画像表示装置、画像表示システムおよび画像処理システム

(57) 【要約】

【課題】 多くのメモリを必要とせずに、部分的な倍率変換処理を可能とする。

【解決手段】 アプリケーションを実行すると共に、Pドット幅の画像データを幅mドット数とするブロック単位にて送信するホスト側10と、このホスト側10にデジタルI/Fライン29を介して接続されて、Pドット幅の画像データをRドット幅に倍率変換して表示するパネル側30とを備え、このパネル側30は、 $R \times m / P$ で求められる値の整数値をドット幅とするブロックと、整数値に1加算した加算整数値をドット幅とするブロックとを用いてスケーリングを施すスケーリング手段と、施されたスケーリングに基づいて、ホスト側10から受信したブロック単位の画像データを倍率変換してパネル35に表示する表示手段とを備える。



## 【特許請求の範囲】

【請求項1】  $m$ ドット幅( $m$ は整数)を有するブロックに分割されたオリジナルデータを、 $n/m$ 倍( $n$ は非整数)に変換するデータ変換方法であって、

前記 $n$ を挟んで連続する2個の整数の一つを用いた第1のドット幅を有するブロックと、もう一つの整数を用いた第2のドット幅を有するブロックとを選定し、

前記オリジナルデータを構成する $m$ ドット幅を有する所定ブロックを前記第1のドット幅を有するデータに応じて倍率変換し、

前記オリジナルデータを構成する $m$ ドット幅を有する所定ブロックを前記第2のドット幅を有するデータに応じて倍率変換し、

倍率変換された前記第1のドット幅を有するデータと倍率変換された前記第2のドット幅を有するデータとを順次、選択することを特徴とするデータ変換方法。

【請求項2】 前記第1のドット幅を有するブロックと前記第2のドット幅を有するブロックとを誤差が最小となるように選択し、その選択によるドット幅とその倍率に基づいて、倍率変換されたデータを混合することを特徴とする請求項1記載のデータ変換方法。

【請求項3】 選定されるブロックは、縦のドットおよび横のドットの少なくとも1つが前記第1のドット幅または前記第2のドット幅を有することを特徴とする請求項1記載のデータ変換方法。

【請求項4】 第1座標軸の系からブロックで形成されるデータを入力し、当該第1座標軸の系とは異なる第2座標軸の系に対してスケーリングを施して入力された当該データを変換するデータ変換方法であって、

前記第2座標軸の系では、

整数で決定される所定のブロックだけでスケーリングを施した際に生じる誤差を、整数で決定される他のブロックにて吸収するように複数のブロックを選定し、

選定された前記複数のブロックを混合した形でスケーリングを施し、

前記第1の座標軸の系から順次、入力されるブロックに含まれるデータを、スケーリングにより割り振られた前記複数のブロックに対応して順次、変換することを特徴とするデータ変換方法。

【請求項5】 前記スケーリングは、ブレゼンハムのロジックを用いて前記所定のブロックと前記他のブロックとを選定し、選定された当該所定のブロックと当該他のブロックとを混合した形でスケーリングすることを特徴とする請求項4記載のデータ変換方法。

【請求項6】 ホスト側から出力された第1の解像度による画像データに変換を施し、第2の解像度によるディスプレイに対して表示する画像表示方法であって、

前記ホスト側から前記画像データを $m$ ドット幅( $m$ は整数)を有するブロックの単位で入力し、

前記第1の解像度と前記第2の解像度との関係から前記

$m$ ドット幅を $n/m$ 倍( $n$ は非整数)に変換する際に、当該 $n$ を挟む連続する2個の整数の一つを用いた第1のドット幅を有するブロックと、もう一つの整数を用いた第2のドット幅を有するブロックとを選定し、

選定された前記第1のドット幅を有するブロックと前記第2のドット幅を有するブロックとを混合してスケーリングを施し、

施された前記スケーリングに基づいて入力された前記 $m$ ドット幅を有するブロックを適宜、変換して表示することを特徴とする画像表示方法。

【請求項7】 前記第1のドット幅を有するブロックと前記第2のドット幅を有するブロックとの混合は、前記第2の解像度の縦または横に対して端数の出ない状態にてスケーリングされることを特徴とする請求項6記載の画像表示方法。

【請求項8】 第1のドット幅を有するオリジナルデータを第2のドット幅に展開する画像処理装置であって、前記オリジナルデータを $m$ ドット幅( $m$ は整数)のブロック単位で入力する入力手段と、

前記第1のドット幅、前記第2のドット幅、および前記 $m$ ドット幅から、当該第2のドット幅に展開される際に含まれるブロックのドット数と端数とを算出する算出手段と、

前記算出手段により算出された端数から、入力されたブロック単位に対応するものとして、前記ドット数を有するブロックおよび前記端数を補間するための補間ドット数を有するブロックの何れか1つを決定する決定手段と、

前記決定手段により決定された前記ドット数を有するブロックまたは前記補間ドット数を有するブロックに応じて、入力されたブロック単位のオリジナルデータを展開する展開手段と、を備えたことを特徴とする画像処理装置。

【請求項9】 前記決定手段は、ブレゼンハムのロジックを用いて前記ドット数を有するブロックおよび前記補間ドット数を有するブロックを適宜、選択することを特徴とする請求項8記載の画像処理装置。

【請求項10】  $P$ ドット幅( $P$ は整数)を有するオリジナルデータを $R$ ドット幅( $R$ は整数)に展開する画像処理装置であって、

前記オリジナルデータを $m$ ドット幅( $m$ は整数)のブロック単位で入力する入力手段と、

$R \times m / P$ に基づいて決定される整数からなるドット数を有する所定のブロックと、当該ドット数+1のドット数を有する他のブロックとを、前記入力手段により入力されたブロック単位で、適宜、選択する選択手段と、

前記選択手段により選択された前記所定のブロックまたは前記他のブロックに合わせて、前記入力手段により入力されるブロック単位の前記オリジナルデータを変換する変換手段と、を備えたことを特徴とする画像処理装置。

置。

【請求項11】  $m$ ドット幅( $m$ は整数)を有するブロックに分割されたオリジナルデータを、 $n/m$ 倍( $n$ は非整数)に変換する画像処理装置であって、前記 $n$ を挟んで連続する2個の整数の一つを用いた第1のドット幅を有するブロックと、もう一つの整数を用いた第2のドット幅を有するブロックとを選定するブロック選定手段と、前記オリジナルデータを構成する $m$ ドット幅を有する所定ブロックを前記第1のドット幅を有するデータに応じて倍率変換する第1の倍率変換手段と、前記オリジナルデータを構成する $m$ ドット幅を有する所定ブロックを前記第2のドット幅を有するデータに応じて倍率変換する第2の倍率変換手段と、前記第1の倍率変換手段により倍率変換された前記第1のドット幅を有するデータと、前記第2の倍率変換手段により倍率変換された前記第2のドット幅を有するデータとを順次、選択する選択手段と、を備えたことを特徴とする画像処理装置。

【請求項12】 画像を表示するためのパネルと、アプリケーションを実行するホスト装置から表示すべき画像データをブロック単位で受信する画像データ受信手段と、前記画像データ受信手段により受信したブロック単位の画像データに対し、第1のドット幅を有するブロックまたは第2のドット幅を有するブロックに対応して倍率変換を施す倍率変換手段と、前記倍率変換手段により変換された変換画像データを展開するためのパネルメモリと、前記パネルメモリに展開された前記変換画像データを前記パネルに書き込むパネル制御手段と、を備えたことを特徴とする画像表示装置。

【請求項13】 前記画像データ受信手段は、 $m$ ドット幅( $m$ は整数)のブロック単位で画像データを受信し、前記倍率変換手段は、前記画像データを $n/m$ 倍( $n$ は非整数)に拡大する際に当該 $n$ の整数部分を前記第1のドット幅として選定し、当該第1のドット幅に1加算した値を第2のドット幅として選定することを特徴とする請求項12記載の画像表示装置。

【請求項14】 表示すべき画像データは $P$ ドット幅( $P$ は整数)のデータであり、前記パネルでは $R$ ドット幅( $R$ は整数)に拡大されて表示され、前記 $n$ は、 $R \times m / P$ であることを特徴とする請求項13記載の画像表示装置。

【請求項15】 前記倍率変換手段は、前記画像データの水平側および垂直側に対してそれぞれ倍率変換を施すことを特徴とする請求項12記載の画像表示装置。

【請求項16】 ホスト側から出力された第1の解像度による画像データに変換を施し、第2の解像度によるデ

ィスプレイに対して表示する画像表示装置であって、前記ホスト側から前記画像データを $m$ ドット幅( $m$ は整数)を有するブロックの単位で入力する入力手段と、前記第1の解像度と前記第2の解像度との関係から前記 $m$ ドット幅を $n/m$ 倍( $n$ は非整数)に変換する際に、当該 $n$ を挟む連続する2個の整数の一つを用いた第1のドット幅を有するブロックと、もう一つの整数を用いた第2のドット幅を有するブロックとを選定するブロック選定手段と、

選定された前記第1のドット幅を有するブロックと前記第2のドット幅を有するブロックとを混合してスケーリングを施すスケーリング手段と、施された前記スケーリングに基づいて入力された前記 $m$ ドット幅を有するブロックを適宜、変換して表示する表示手段と、を備えたことを特徴とする画像表示装置。

【請求項17】 アプリケーションを実行すると共に、 $P$ ドット幅( $P$ は整数)の画像データを幅 $m$ ドット数( $m$ は整数)とするブロック単位にて送信するホストと、前記ホストに接続されて、 $P$ ドット幅の前記画像データを $R$ ドット幅( $R$ は整数)に倍率変換して表示するディスプレイと、を備え、

前記ディスプレイは、 $R \times m / P$ で求められる値の整数値をドット幅とするブロックと、当該整数値に1加算した加算整数値をドット幅とするブロックとを用いてスケーリングを施すスケーリング手段と、

前記スケーリング手段により施されたスケーリングに基づいて、前記ホストから受信したブロック単位の前記画像データを倍率変換する変換手段と、を含むことを特徴とする画像表示システム。

【請求項18】 前記スケーリング手段は、 $R \times m / P$ で求められる値が端数を含む場合に、前記整数値をドット幅とするブロックと前記加算整数値をドット幅とするブロックとを用いてスケーリングを施すと共に、当該整数値をドット幅とするブロックと当該加算整数値をドット幅とするブロックとを混ぜ合わせて誤差の処理を行うことを特徴とする請求項17記載の画像表示システム。

【請求項19】 生成された $P$ ドット幅( $P$ は整数)のオリジナルデータを幅 $m$ ドット数( $m$ は整数)とするブロック単位にて送信する送信装置と、

前記送信装置から前記オリジナルデータを受信して、 $P$ ドット幅の当該オリジナルデータを $R$ ドット幅( $R$ は整数)に倍率変換して蓄積する画像処理装置とを備え、前記画像処理装置は、

$R \times m / P$ で求められる値が端数を含む非整数値である場合に、この値の整数値をドット幅とするブロックと当該整数値に1加算した加算整数値をドット幅とするブロックとを用いて、 $R$ ドット幅に対してスケーリングを施すスケーリング手段と、

前記スケーリング手段により施されたスケーリングに基

づき、対応するブロックに応じて、前記送信装置から受信したブロック単位の前記オリジナルデータを倍率変換する変換手段と、

前記変換手段により変換された変換データをメモリに格納する格納手段と、を含むことを特徴とする画像処理システム。

【請求項20】 前記スケーリング手段は、前記端数に基づく誤差を解消するように、前記整数値をドット幅とするブロックまたは前記加算整数値をドット幅とするブロックを選択してスケーリングを施すことを特徴とする請求項19記載の画像処理システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、例えば、ディスプレイパネルに画像を表示する際のビデオインターフェイス機構に関し、より詳しくは、受信したブロックデータを非整数倍に拡大する際のデータ変換方法、装置等に関する。

【0002】

【従来の技術】画像を表示するためのディスプレイデータは、パーソナルコンピュータ(PC)等からなるホスト装置のグラフィックスコントローラにより処理されて表示装置に送られるのが一般的である。一方、近年の液晶表示ディスプレイ(LCD)に代表される表示装置の進歩により、ホスト装置と表示装置との処理能力に大きな差が出てきている。例えば、LCDにおいては、パネル自身の高精細化が進み、QXGA(Quad Extended Graphics Array)(2048×1536ドット)や、QSXGA(Quad Super Extended Graphics Array)(2560×2048ドット)、QUXGA(Quad Ultra Extended Graphics Array)(3200×2400ドット)などの解像度が非常に大きな高精細(超高精細)パネルが実用化されつつある。しかし、パネルの進歩に対してシステムパワーやグラフィックスコントローラのパワーが追従できなくなってきたり、超高精細パネルでの十分な表示ができないのが現状である。

【0003】例えば、グラフィックスコントローラに代表される画像処理システムの性能は、一般的な表示機能でQXGA程度が限界であり、画像家庭用ゲーム機等に代表される3次元(3D)のコンピュータグラフィックス(CG)ではVGA(Video Graphics Array)(640×480ドット)程度の低解像度の処理能力に留まっている。このように、例えば最先端の動画は未だVGA程度の解像度であるのに対し、パネルはその数倍から数十倍の解像度が製造できるようになっており、処理能力の格差が顕著に現れてきた。

【0004】このグラフィックスチップのパワー不足を解消する方法として、ホスト側(システム側)とパネル側(モニタ側)とで処理の分散を図り、グラフィックスチップを含めたシステム全体の仕事を最適化する技術について、出願人により提案がなされている(特願平11-

341461号)。かかる提案では、ホスト側からは、画像表示に必要な画像展開を行う前の画像データを、例えばブロック単位でパネル側に転送し、パネル側では、転送された例えばブロック単位からなる画像データをパネルメモリに展開した後に表示出力している。これによって、処理能力の低いホスト側のグラフィックスチップを用いても、例えば高精細なパネルに対して画像を表示することができるという非常に優れた効果を有している。

【0005】ここで、例えば、ディスプレイデータを転送する方式として、ライン転送方式と、MPEG(Moving Picture Experts Group)に代表されるブロック転送方式が存在する。上述した本出願人が提案する技術においても、例えば画像圧縮への適応性を考慮すると、今後、ブロック転送方式の採用が主流になると考えられる。

【0006】

【発明が解決しようとする課題】このように、上述した本出願人が提案する技術を用いれば、様々な拡大率のデータを混在してディスプレイにて表示することが可能となる。また、例えば、表示するためのディスプレイデータをブロック転送方式によって転送し、ディスプレイにて拡大表示をしようとする場合に、拡大率が整数である場合には、きっちりとした拡大を行うことができるので何ら問題はない。しかしながら、拡大率が整数ではなく、拡大率に小数の値が生じる場合には、そのままのブロック転送方式では不十分な点が生じる。即ち、最終的に画像を表示する場合は、ドット単位にてメモリ上に展開する必要があることから、端数の部分について、例えば隣のドットと演算して処理すること等が必要となり、隣のドットの情報を提供する等の解決すべき課題が生じる。

【0007】例えば、32ドット×32ドットのデータが転送され、これを例えば65/64倍で表示する場合に、各ブロックの間に端数が生じる。その場合、隣り合うブロックの間でミキシングをしなければならなくなり、32ドット×32ドットのデータを送っても、拡大表示する際に、その回りの情報が必要となる。または、32ドット×32ドットで近似して表示することが必要となり、ゆがんだ形にて整数倍でしか拡大できないこととなる。

【0008】図10(a)～(c)は、従来のスケーリング方法を説明するための図である。ここでは、例えば、32ドット×32ドットの元画像データ(オリジナルデータ)を33.7/32倍に拡大する例を示している。ここで、図10(a)はオリジナルデータ(32ドット×32ドット)を示し、図10(b)は前者の場合、即ち、隣り合うブロックの間でミキシングを行う場合を示し、図10(c)は後者の場合、即ち、例えば33ドット×33ドットで近似して表示する場合を示している。

【0009】図10(a)で示されるオリジナルデータ

は、32ドット×32ドットのブロックを別な空間へ移動するものであり、多くの場合、拡大/縮小は整数倍とはならないのに対し、画面などの出画形態はドットとしての整数で決まってしまう。図10(b)に示す場合、即ち、隣り合うブロックの間でミキシングを行う場合では、例えば、周りの端々の情報を含めて演算させると、多くのメモリが必要になると共に、ランダムな転送ができなくなる。また、少し大きめのデータを送るように構成し、例えば、送る側の32ドット×32ドットに対して34ドット×34ドットで送るように構成する方法が考えられる。ここで、2ドットがプラスされているのは、矩形領域における上下左右の各1ドットを加えたものである。この場合に、隣り合うブロック間でのミキシングは可能であるものの、転送の度に大きなデータを送らなければならず、転送効率を落とすと共に、メモリから取ってくるバンド幅が増大してしまう。これは、データを提供するシステム側としても操作を難しいものとしてしまうことから、好ましいものではない。

【0010】一方、図10(c)に示す場合、即ち、例えば、33ドット×33ドットで近似して表示する場合には、誤差が次第に蓄積してしまい、この誤差の蓄積によって画像がずれる事となり、許容できる範囲を超えてしまう問題がある。この図10(c)の実線は理想的な変換座標、破線は33ドット×33ドットで近似して表示する場合を示しており、座標が大きくなるに従って(基準となる左上の点から遠ざかるに従って)、誤差が累積されていくことが理解できる。従来の表示方式では、拡大率が画面全体に係っていたために、誤差の蓄積があまり問題となっていなかったが、様々な拡大率のデータを混在して表示できるように構成した場合には、この誤差の蓄積が大きな問題となってくる。

【0011】本発明は、以上のような技術的課題を解決するためになされたものであって、その目的とするところは、多くのメモリを必要とせず、部分的な倍率変換処理を可能とすることにある。

【0012】

【課題を解決するための手段】かかる目的を達成するために、本発明は、座標軸の異なる2つの空間においてデータを移動する場合に、例えば4個の拡大率のブロックを用意して誤差が最小となるようにこのブロックを混ぜ合わせて、倍率変換を施すものである。即ち、本発明は、 $m$ ドット幅( $m$ は整数)を有するブロックに分割されたオリジナルデータを、 $n/m$ 倍( $n$ は非整数)に変換するデータ変換方法であって、 $n$ を挟んで連続する2個の整数の一つを用いた第1のドット幅を有するブロックと、もう一つの整数を用いた第2のドット幅を有するブロックとを選定し、オリジナルデータを構成する $m$ ドット幅を有する所定ブロックを第1のドット幅を有するデータまたは第2のドット幅を有するデータに応じて倍率変換し、倍率変換された第1のドット幅を有するデータ

と第2のドット幅を有するデータとを順次、選択することを特徴としている。各ブロックにおける水平側と垂直側とを考慮すると、第1のドット幅×第1のドット幅、第1のドット幅×第2のドット幅、第2のドット幅×第1のドット幅、第2のドット幅×第2のドット幅、の4個の拡大率のブロックを用意して、倍率変換がなされることができる。

【0013】ここで、第1のドット幅を有するブロックと第2のドット幅を有するブロックとを誤差が最小となるように選択し、その選択によるドット幅とその倍率に基づいて、倍率変換されたデータを混合することを特徴としている。これによれば、処理としては、確実に、 $m$ ドット幅を有するブロックが第1のドット幅を有するブロックまたは第2のドット幅を有するブロックに対応した状態で、端数を吸収して処理することができる点で好ましい。また、選定されるブロックは、縦のドットおよび横のドットの少なくとも1つが第1のドット幅または第2のドット幅を有することを特徴としている。即ち、ブロックの垂直側も水平側も同様な操作によって、誤差の発生を抑制することが可能となる。

【0014】更に、倍率変換は、オリジナルデータを拡大する場合に限らず、縮小する場合にも同様に適用することができる。尚、この発明は、例えば、オリジナルデータを提供するホスト側と画像データを表示するパネル側とで構成されるシステムで適用される際に、ディスプレイ側にて本発明で適用されるデータ変換を全て施す態様の他、ホスト側にて本発明で適用されるデータ変換を施した後に、ディスプレイ側に転送する態様にも適用することが可能である。

【0015】本発明は、第1座標軸の系からブロックで形成されるデータを入力し、この第1座標軸の系とは異なる第2座標軸の系に対してスケーリングを施して入力されたデータを変換するデータ変換方法であって、この第2座標軸の系では、整数で決定される所定のブロックだけでスケーリングを施した際に生じる誤差を、整数で決定される他のブロックにて吸収するように複数のブロックを選定し、選定された複数のブロックを混合した形でスケーリングを施し、第1の座標軸の系から順次、入力されるブロックに含まれるデータを、スケーリングにより割り振られた複数のブロックに対応して順次、変換することを特徴としている。

【0016】ここで、このスケーリングは、プレゼンハムのロジックを用いて所定のブロックと他のブロックとを選定し、選定されたブロックを混合した形でスケーリングすることを特徴としている。プレゼンハムのロジックを採用すれば、例えば、離散的にブロックを選定する際に有効となる。また、選定される複数のブロックは、2つである場合の他、3つ以上のブロックに基づいてスケーリングが施されても構わない。

【0017】一方、本発明を画像表示の観点から捉える

と、本発明は、ホスト側から出力された第1の解像度による画像データに変換を施し、第2の解像度によるディスプレイに対して表示する画像表示方法であって、ホスト側から画像データを $m$ ドット幅( $m$ は整数)を有するブロックの単位で入力し、第1の解像度と第2の解像度との関係から $m$ ドット幅を $n/m$ 倍( $n$ は非整数)に変換する際に、 $n$ を挟む連続する2個の整数の一つを用いた第1のドット幅を有するブロックと、もう一つの整数を用いた第2のドット幅を有するブロックとを選定し、選定された第1のドット幅を有するブロックと第2のドット幅を有するブロックとを混合してスケーリングを施し、このスケーリングに基づいて入力された $m$ ドット幅を有するブロックを適宜、変換して表示することを特徴としている。また、この第1のドット幅を有するブロックと第2のドット幅を有するブロックとの混合は、第2の解像度の縦または横に対して端数の出ない状態にてスケーリングされることを特徴とすることができる。これらのように構成すれば、例えば、低解像度であるホスト側からの画像データを拡大して高解像度のディスプレイに表示する等のアプリケーションにおいて、端数処理に要する余分な画像データの転送や、累積誤差を放置して表示する等の問題点を解決することが可能となる。

【0018】本発明は、第1のドット幅を有するオリジナルデータを第2のドット幅に展開する画像処理装置であって、オリジナルデータを $m$ ドット幅のブロック単位で入力する入力手段と、第1のドット幅、第2のドット幅、および $m$ ドット幅から、第2のドット幅に展開される際に含まれるブロックのドット数と端数とを算出する算出手段と、算出された端数から、入力されたブロック単位に対応するものとして、例えばプレゼンハムのロジックを用いて、そのドット数を有するブロックおよび端数を補間するための補間ドット数を有するブロックの何れか1つを決定する決定手段と、決定されたそのドット数を有するブロックまたは補間ドット数を有するブロックに応じて、入力されたブロック単位のオリジナルデータを展開する展開手段とを備えたことを特徴としている。ここで、例えば、 $n/m = 32.5/32$ の場合には、32と33の2個の整数値が設定されるが、32ドットに対しては33ドットが補間ドット数となり、33ドットに対しては32ドットが補間ドット数と考えることが可能である。

【0019】他の観点から捉えると、本発明は、 $P$ ドット幅( $P$ は整数)を有するオリジナルデータを $R$ ドット幅( $R$ は整数)に展開する画像処理装置であって、オリジナルデータを $m$ ドット幅のブロック単位で入力する入力手段と、 $R \times m/P$ に基づいて決定される整数からなるドット数を有する所定のブロックと、このドット数+1のドット数を有する他のブロックとを、入力手段により入力されたブロック単位で、適宜、選択する選択手段と、選択された所定のブロックまたは他のブロックに合わせ

て、入力手段により入力されるブロック単位のオリジナルデータを変換する変換手段とを備えたことを特徴としている。拡大率は $R/P$ で表現され、 $m$ を掛け合わせた $R \times m/P$ が整数にならない場合がある。例えば、メモリに格納する際にも、最終的にはドット単位で展開する必要があり、端数部分の処理が必要となる。これらの構成を備えることで、簡単な処理によって、端数の出ない形にて、入力されたオリジナルデータに倍率変換を施してメモリ等に展開することが可能となる。

【0020】本発明は、 $m$ ドット幅( $m$ は整数)を有するブロックに分割されたオリジナルデータを、 $n/m$ 倍( $n$ は非整数)に変換する画像処理装置であって、 $n$ を挟んで連続する2個の整数の一つを用いた第1のドット幅を有するブロックと、もう一つの整数を用いた第2のドット幅を有するブロックとを選定するブロック選定手段と、オリジナルデータを構成する $m$ ドット幅を有する所定ブロックを第1のドット幅を有するデータに応じて倍率変換する第1の倍率変換手段と、オリジナルデータを構成する $m$ ドット幅を有する所定ブロックを第2のドット幅を有するデータに応じて倍率変換する第2の倍率変換手段と、倍率変換された前記第1のドット幅を有するデータと倍率変換された第2のドット幅を有するデータとを順次、選択する選択手段とを備えたことを特徴としている。

【0021】一方、本発明が適用される画像表示装置は、画像を表示するためのパネルと、アプリケーションを実行するホスト装置から表示すべき画像データをブロック単位で受信する画像データ受信手段と、受信したブロック単位の画像データに対し、第1のドット幅を有するブロックまたは第2のドット幅を有するブロックに対応して倍率変換を施す倍率変換手段と、変換された変換画像データを展開するためのパネルメモリと、展開された変換画像データをパネルに書き込むパネル制御手段と、を備えたことを特徴としている。

【0022】ここで、この画像データ受信手段は、 $m$ ドット幅のブロック単位で画像データを受信し、この倍率変換手段は、画像データを $n/m$ 倍( $n$ は非整数)に拡大する際に $n$ の整数部分を第1のドット幅として選定し、この第1のドット幅に1加算した値を第2のドット幅として選定することを特徴とすることができる。ブロック毎に拡大率が変わるが、確実に1つのブロック単位で処理を完結することが可能となる。また、表示すべき画像データは $P$ ドット幅のデータであり、パネルでは $R$ ドット幅に拡大されて表示され、 $n$ は、 $R \times m/P$ として表現することができる。尚、この倍率変換手段は、画像データの水平側および垂直側に対してそれぞれ倍率変換を施すことが可能である。

【0023】本発明は、ホスト側から出力された第1の解像度による画像データに変換を施し、第2の解像度によるディスプレイに対して表示する画像表示装置であつ

て、ホスト側から画像データを $m$ ドット幅( $m$ は整数)を有するブロックの単位で入力する入力手段と、第1の解像度と第2の解像度との関係から $m$ ドット幅を $n/m$ 倍( $n$ は非整数)に変換する際に、この $n$ を挟む連続する2個の整数の一つを用いた第1のドット幅を有するブロックと、もう一つの整数を用いた第2のドット幅を有するブロックとを選定するブロック選定手段と、選定された第1のドット幅を有するブロックと第2のドット幅を有するブロックとを混合してスケーリングを施すスケーリング手段と、施されたスケーリングに基づいて入力された $m$ ドット幅を有するブロックを適宜、変換して表示する表示手段と、を備えたことを特徴としている。

【0024】本発明が適用される画像表示システムでは、ホスト装置とパネル側にて処理の分散を図った状態で、システム全体の仕事を最適化した状態にて、画像データの転送時に生じていた問題点を解決している。即ち、アプリケーションを実行すると共に、 $P$ ドット幅の画像データを幅 $m$ ドット数とするブロック単位にて送信するホストと、このホストに接続されて、 $P$ ドット幅の画像データを $R$ ドット幅に倍率変換して表示するディスプレイとを備え、このディスプレイは、 $R \times m / P$ で求められる値の整数値をドット幅とするブロックと、整数値に1加算した加算整数値をドット幅とするブロックとを用いてスケーリングを施すスケーリング手段と、施されたスケーリングに基づいて、ホストから受信したブロック単位の画像データを倍率変換する変換手段とを含むことを特徴としている。

【0025】ここで、このスケーリング手段は、 $R \times m / P$ で求められる値が端数を含む場合に、整数値をドット幅とするブロックと加算整数値をドット幅とするブロックとを用いてスケーリングを施すと共に、この整数値をドット幅とするブロックとこの加算整数値をドット幅とするブロックとを混ぜ合わせて誤差の処理を行うことを特徴としている。これによれば、画像データの転送能力も含めた画像表示システムの処理能力を十分に引き出すことが可能となる。

【0026】一方、本発明が適用される画像処理システムは、生成された $P$ ドット幅のオリジナルデータを幅 $m$ ドット数とするブロック単位にて送信する送信装置と、この送信装置からオリジナルデータを受信して、 $P$ ドット幅のオリジナルデータを $R$ ドット幅に倍率変換して蓄積する画像処理装置とを備え、この画像処理装置は、 $R \times m / P$ で求められる値が端数を含む非整数値である場合に、この値の整数値をドット幅とするブロックとこの整数値に1加算した加算整数値をドット幅とするブロックとを用いて、端数に基づく誤差を解消するように、 $R$ ドット幅に対してスケーリングを施すスケーリング手段と、施されたスケーリングに基づき、対応するブロックに応じて、送信装置から受信したブロック単位のオリジナルデータを倍率変換する変換手段と、この変換手段に

より変換された変換データをメモリに格納する格納手段とを含むことを特徴とする。ここで、送信装置としては、例えば、画像を読み込んで出力するスキャナ等も含み、また、画像処理装置としては、単にメモリに格納する装置であっても構わない。

【0027】

【発明の実施の形態】まず、本実施の形態が適用されたシステムにおける構成部分の詳細な説明に入る前に、本実施の形態が適用されたスケーリング方法について説明する。図1(a)、(b)は、本実施の形態が適用されたスケーリング方法の概略を説明するための図である。図1(a)は、例えばホスト装置等の送信装置から転送されるオリジナルデータのスケーリングを示し、図1(b)は例えばディスプレイ側等の画像処理装置のメモリに展開される状態を示している。ここでは、 $320$ ドット $\times 240$ ドットのオリジナルデータを $512$ ドット $\times 384$ ドットに変換する場合を示している。図1(a)に示されるように、オリジナルデータは、 $32$ ドット $\times 32$ ドットのブロックに分割されている。ここでは、拡大率が $1.6$ 倍( $512/320=1.6$ 、 $384/240=1.6$ )であり、 $32 \times 1.6=51.2$ となり、余りがない状態にて $32$ ドット $\times 32$ ドットのブロックを変換することができない。もしも、 $51$ ドット $\times 51$ ドットにてスケーリングを行うとすると、拡大されたフルスケールにて $2$ ドットの不足が生じてしまう。また、 $1.6$ 倍による正確なスケーリングを行おうとすると、かなり面倒な境界部のコントロールが必要となる。

【0028】そこで、本実施の形態では、図1(b)に示すように、 $51$ ドット $\times 51$ ドット、 $52$ ドット $\times 52$ ドット、 $51$ ドット $\times 52$ ドット、 $52$ ドット $\times 51$ ドットの4個の拡大率からなるブロックを混ぜ合わせてウィンドウにフィットさせ、余りのない状態にて所定サイズのウィンドウに対して適応できるように構成している。即ち、複数個の拡大率のブロックを用意して、誤差が最小となるようにこのブロックを混ぜ合わせて表示するように構成している。このように、端数が出た切れ目を、整数の形で処理することで、転送先の座標が整数で、且つ、誤差が積算されることなく倍率変換を行うことが可能となる。ここで、 $51$ ドット幅および $52$ ドット幅の選択は、例えば、プレゼンハム的方式等を用い、最終的に合わせたい数と一致するような形で行われる。このプレゼンハム的方式とは、直線を描く場合に整数演算のみで行う方式であり、画面上で離散的なドットを選ぶときに有効となる。尚、本実施の形態におけるこれらのスケーリングの方法を、ここでは、「ダブルスケーリング」と呼ぶことにする。

【0029】次に、本実施の形態におけるダブルスケーリングを実施するためのシステム構成を説明する。ここでは、代表的な例として、画像表示システムを用いて説明するが、必ずしも画像表示システムに限らず、他のハ



ードウェア間、更には、ソフトウェア間からなるシステムにおいても適用することができる。図2は、本実施の形態が適用された画像表示システムのブロック図である。図2に示すように、本実施の形態における画像表示システムでは、パーソナルコンピュータ(PC)等からなるホスト(HOST)側10からデジタルI/Fライン29を介してパネル側30にブロック化された画像データ(ビデオデータ)が送信される。ホスト側10は、本実施の形態における画像表示装置を駆動するための駆動装置としての役割を有しており、パネル側30は送信された画像データを展開して表示する役割を備えている。

【0030】このホスト側10において、グラフィックスチップ11は、その内部に有するプリプロセッサ20によって転送すべき画像データの前処理が実行される。グラフィックスメモリ12は、例えば画像データをブロック単位で格納しており、分散処理によってグラフィックスチップ11がリフレッシュを続ける必要がなくなったことから、従来のものに比べて小さな容量で構成されている。システムバス13はアプリケーションを実行するホストシステム(図示せず)とグラフィックスチップ11とを接続している。グラフィックスメモリバス14はグラフィックスチップ11とグラフィックスメモリ12との間にあって、例えば画像データのやり取りに用いられる。また、インターフェイス(I/F)トランシーバ15は、画像データをシリアル化して、デジタルI/Fライン29を通してパネル側30に送信する機能を備えている。

【0031】一方、パネル側30には、その内部にポストプロセッサ36を有する複数のパネル制御チップ31を備えている。図2では、パネル35の4分割に対応して、4個のパネル制御チップ31を用いて、分割されたパネル35を駆動している。パネルメモリ32は、それぞれのパネル制御チップ31に設けられ、パネル35に表示すべき画像データを展開している。インターフェイス(I/F)レシーバ33はホスト側10からデジタルI/Fライン29を介して画像データを入力している。パネルデータ出力34はパネル制御チップ31からの出力をパネル35に伝達している。パネル35は、例えば液晶表示ディスプレイ(LCD)からなり、図2では4つの領域に分割されている。このパネル35は、高精細パネルで構成され、この高精細な画面をサポートするために、パネル制御チップ31は複数個の並列処理を可能としている。また、外部データバス38はI/Fレシーバ33に入力された画像データをポストプロセッサ36を介して各パネル制御チップ31に供給している。パネル内データバス39ではビデオデータやジョブ番号等が転送される。

【0032】図2に示す画像表示システムにおける特徴的な構成は、グラフィックスチップ11内のプリプロセッサ20でデータの前処理を実行し、パネル制御チップ

31内のポストプロセッサ36で後処理をすることにある。これにより、今までホスト側10のグラフィックスチップ11が全て行っていた、画像データの混ぜ合わせや画面リフレッシュ等の画面生成のジョブを、表示装置側(パネル側30)に移行している。つまり、プリプロセッサ20で画像データの展開前、即ち、混ぜ合わせ前の画像データにタグや画像データの属性およびエラー保護を付け、ポストプロセッサ36にてパネルメモリ32に対して初めて画像データを展開し、即ち、それを解凍し、画像データを混ぜ合わせ、リフレッシュ回路(図示せず)に転送している。

【0033】ここで、本実施の形態における一般的な画像データの処理の流れを説明する。ホスト側10のグラフィックスチップ11は、グラフィックスメモリバス14でグラフィックスメモリ12を読み書きする。アプリケーションを実行するアプリケーションシステム(図示せず)とは、システムバス13によりハンドリングが行われる。このシステムバス13には、例えばAGP(Accelerated Graphics Port)が採用されている。このAGPは、従来のPCIバス(Peripheral Component Interconnect Bus)に対して2倍～8倍のパフォーマンスがあるが、バスではないのでシステムの中で1つしかアクティブにはならない。グラフィックスチップ11のデジタル出力は、I/Fトランシーバ15に送られ、そこでシリアル化されて高速転送される。

【0034】I/Fトランシーバ15でシリアル化された画像データは、デジタルI/Fライン29を介して受け側のI/Fレシーバ33に送られる。このI/Fレシーバ33は、シリアル化された画像データを元のパレルのビデオデータに戻している。このパレルに変換された画像データはパネル制御チップ31に送られる。このパネル制御チップ31の中では、まず、パケット化された画像データがポストプロセッサ36で解凍され、例えばウィンドウIDを認識してそれに合うデータ操作を施し、パネルメモリ32に展開して格納する。これとは別に、パネル制御チップ31は、パネルメモリ32から表示データを順次読み出し、パネル35に対して送出している。

【0035】このように、本実施の形態では、従来、グラフィックスチップ11が行っていた表示処理のジョブ(例えば、画像データの展開、表示のためのリフレッシュ、H(水平)/V(垂直)方向のタイミング生成、表示装置のスクリーンサイズによるメモリの割り振り、色数の割り振り等)の大部分を、パネル制御チップ31のポストプロセッサ36とそれに続く回路が行っている。このように、本実施の形態におけるシステムでは、ホスト側10におけるグラフィックスチップ11の負荷が減り、マルチチップ構成が可能なパネル制御チップ31で表示処理をするために、高精細を表示する技術として十分に機能することができる。また、グラフィックスチップ1

1では、例えば単にVGA解像度で処理され、パネル制御チップ31で拡大処理されることから、3Dグラフィックス等の動画に対する表示も可能となる。

【0036】次に、本実施の形態における特徴的な部分である、ダブルスケーリングを実行するための構成について詳述する。図3は、ダブルスケーリングを実行するための機能を示したブロック図であり、パネル側30のパネル制御チップ31にて実行される機能を示している。ここでは、大きく、パラメータ設定部51、第1プレゼンハム選択部52、および基本ロジック部53を備えており、例えば、横幅PドットのデータをRドットの横幅に拡大する場合で説明する。尚、垂直側も同様の操作であることから、ここでは水平側だけで説明している。

【0037】パラメータ設定部51では、まず、mドット幅として、例えば32ドットのブロックが何ドットのブロックに拡大されるかが計算される。この値は、拡大率が決まっていれば、予め定数として与えておくことも可能である。ここでは、拡大されたブロックのドット数をQ、端数をSとすると、拡大率はR/Pで表わされることから、

$$R \times 32 = Q \times P + S$$

の式によって、QとSを求めることができる。尚、パラメータ設定部51に与えられるオリジナルデータの有する横幅Pドットの情報は、ブロック転送される際に、例えば、パケットの中に入れておくことができる。また、パネル側30にて予め認識しておくことも可能である。

【0038】次に、第1プレゼンハム選択部52では、サブブロックのドット数がQとなるか、Q+1となるか、が決定されて、Q'(Q+1またはQ)が出力される。この決定された情報を元に、基本ロジック部53にて各ドットの加算率Mが計算され、計算された値で隣り合う2ドットを演算しながら32ドットからQ(もしくはQ+1)ドットに拡大される。次のサブブロックの拡大は、第1プレゼンハム選択部52に戻ってQまたはQ+1が計算されて、同様に拡大処理がなされる。実際の320ドットから512ドットへの拡大を計算すると、各パラメータは次のようになる。

$$R = 512, \quad P = 320$$

$$Q = \text{整数}(512 \times 32 / 320) = 51$$

$$S = 512 \times 32 - 320 \times 51 = 64$$

【0039】次に、基本ロジック部53を詳述する。この基本ロジック部53の第2プレゼンハム選択部54では、第1プレゼンハム選択部52からの情報を元に、各ドットの加算率Mが計算される。また、第2プレゼンハム選択部54からは、データのフェッチタイミング信号Next(ボラリティビットの負論理)がクロックレート変換部55に出力される。クロックレート変換部55では、入力クロック(Input Clock)と出力クロック(Output Clock)が入力され、フェッチタイミング信号Nextに合わせ

てビデオデータ入力からのデータがロードされる。クロックレート変換部55からの出力は、隣り合うデータの演算のためにラッチ56,57によってラッチされる。

そして、第2プレゼンハム選択部54にて計算される加算率Mに基づいて、乗算部58,59によって、それぞれ0,1/8,2/8,3/8,4/8,5/8,6/8,7/8,1の9個の倍率が選ばれる。乗算部58,59の一方で選ばれた倍率の出力と隣り合う倍率の出力とが加算器60によって加算され、ラッチ61によってタイミングが取られた後にビデオデータ出力として出力される。

【0040】図4は、第1プレゼンハム選択部52の構成を示したブロック図である。この第1プレゼンハム選択部52は、加算器71,72の2段の加算器と、ラッチ73を含む構成となっている。1段目の加算器71には端数Sが入力され、1段目の加算器71からの加算結果の符号によって、2段目の加算器72の加算をするか否かが決定される。極性ビット(Pol)によって、拡大ブロックドット数Qが+1されるか否かが決定され、Q'(Q+1またはQ)として出力される。また、この極性ビット(Pol)は、2段目の加算器72の加算をするか否かの決定にも用いられる。2段目の加算器72は、横幅ドット数Pと1段目の加算器71からの加算結果を加算して、ラッチ73に出力する。この出力は、このラッチ73にてタイミングを取られ、1段目の加算器71に対して入力される。

【0041】この第1プレゼンハム選択部52にてなされる処理は、演算処理を整数で行うために工夫された方法である。例えば、32ドットに対する拡大率(n/m)を1.6倍とすると、51.2ドット、即ち、n/m=51.2/32となる。これは、51ドットを5回続けると、端数の0.2が加算されて1となり、ここで52ドットが選択される。この52ドットの選択を整数の加算のみで実行する場合に、この第1プレゼンハム選択部52のようなプレゼンハムのロジックが使用される。実際の計算では、整数で計算するために、0.2と1に320を掛けたものが使われる。従って、余りが0.2×320で64、1ドット分が1×320で320となり、0.2を加算する処理が64を加算する処理、加算結果が1(0.2×5回)を戻すために320(64×5回)が引かれる処理と同等となる。

【0042】図5は、上述した320ドットから512ドットへ拡大する際に、上述した第1プレゼンハム選択部52にてなされる計算を示した図である。ここでは、ラッチ73をラッチAと示しており、計算によって51または52の何れが選択されるかが示されている。セットアップ時にP/2をラッチA(ラッチ73)に格納するのは、直線と言うと偏差、即ち、左右の中心に寄せて、左右対象の状態で加算結果を出力するためである。図5に示されるように、1段目の加算結果が正のときに51が選択され、負のときに52が選択される。この値を元

に、拡大時の加算値が、次のブロックである第2プレゼンハム選択部54で計算される。

【0043】図6は、第2プレゼンハム選択部54の構成を示したブロック図である。この第2プレゼンハム選択部54は、2段の加算器75、76と、ラッチ77とを備えている。1段目の加算器75は、ここでは、32ドットのブロックからの変換であることから、32ドット固定で、ラッチ77からの出力に対して-32して出力するように構成されている。また、極性ビット(Pol)によって、 $M^-$  (実際のドットの加算率である加算器75のビット5-3)が与えられる。更に、この極性ビット(Pol)によって加算器76が制御される。加算器76には、拡大ブロックドット数Qと加算器75からの出力が加算され、加算結果がラッチ77に格納される。

【0044】本実施の形態では、バイリニアと単純方式を混ぜたもので拡大の手法を説明している。バイリニアとは掛け算をして加えていくものであり、例えば、オリジナルがABCDEFとして1.6倍する場合には、全てのドットを1.6倍して順次、加算していくものである。これにより、処理後の1ドット目が“A”、2ドット目が“0.6A+0.4B”、順に、3ドット目が“B”、4ドット目が“0.2B+0.8C”、…となる。この場合に、乗算が入ることからロジック量が増加する。また、単純方式ではバイリニアの演算結果を四捨五入した結果となり、順に、“A”、“A”、“B”、“C”、…となるが、これは、余りにも大雑把である。そこで、本実施の形態で採用した拡大方式では、これをもう少し細かく、1/8刻みでの加算処理としている。1/8の刻みであることから、1.6倍は、 $8 \times 1.6 = 12.8$ で、 $12/8 = 1.5$ と、 $13/8 = 1.625$ のどちらかを選択していくこととなる。この12を取るか13を取るかをプレゼンハムの方式で演算しており、加算器75のビット5-3が実際のドットの加算率を表わしていることから、その値と符号を $M^-$ として次工程の加算器76に出力している。

【0045】図7は、ABCDEFGHIJKLMN OPQRSTUVWXYZABCDEFの32ドットを51ドットに拡大した場合の、加算率Mの値と加算器76入力のドット毎の値を表わした図表である。図表のNumberは拡大されたドットの順番を示しており、Ain、Binは、それぞれ、図3に示す加算器60への入力値を示している。また、 $M/8$ は加算率Mを1/8した値であり、Nextは第2プレゼンハム選択部54から出力されるフェッチタイミング信号である。ここでは、拡大された1ドット目はA、2ドット目は $5/8A + 3/8B$ の値となり、順次、51ドットまでの計算結果が示されている。これは、第1プレゼンハム選択部52と同様に、1段目の加算器71からの結果の符号で2段目の加算器72が演算されて、順次、加算率Mが出力され、これを元に、最終段で実際のドット毎の演算が行われる。

【0046】この図7に示す図表では、線形補間が3ビットと残りを単純補間で行われている。従って、入力各ドットは、0, 1/8, 2/8, 3/8, 4/8, 5/8, 6/8, 7/8, 1の9個の倍率の中からどれかが選ばれて、それと隣のドットである1, 7/8, 6/8, 5/8, 4/8, 3/8, 2/8, 1/8, 0の倍率の出力と加算される。ドットにおける32ドットの1.6倍の引き伸ばし自体は、クロックレート変換部55で行われ、第2プレゼンハム選択部54からのフェッチタイミング信号Nextが出力され、これに合わせてデータがロードされる。ここで説明した拡大は、3ビットの線形補間と単純補間を混ぜ合わせたもので示しているが、他の方法でも同様の結果となる。

【0047】次に、他の倍率の場合、即ち、100ドットから131ドットへの拡大の場合について説明する。この場合に、パラメータ設定部51にて設定されるパラメータは、

$$R=131, P=100$$

$$Q=\text{整数}(131 \times 32 / 100) = 41$$

$$S=131 \times 32 - 100 \times 41 = 92$$

となる。

【0048】図8は、100ドットから131ドットへの拡大の場合に、第1プレゼンハム選択部52にてなされる計算を示している。図5の例にて説明したものと同様に、まず、 $P/2$ 、即ち、 $100/2$ がラッチ73に格納される。第1プレゼンハム選択部52の加算結果が負のときに42が選択され、正のときに41が選ばれる。この値を元に、拡大時の加算値が次のブロックである第2プレゼンハム選択部54にて計算される。

【0049】図9は、 $Q^- = 42$ の場合における加算率Mの値と加算器76入力のドット毎の値を表わした図表であり、図表の各項目は、図7と同様である。ここでは、ABCDEFGHIJKLMN OPQRSTUVWXYZABCDEFの32ドットを42ドットに拡大する際に、拡大された1ドット目はA、2ドット目は $4/8A + 4/8B$ 、3ドット目は $6/8B + 2/8C$ となり、順次、42ドット目までの計算結果が示されている。このようにして、加算率Mとドットの計算がなされる。前述の320ドットから512ドットへの拡大のときに説明したときと同様に、以後の処理が実行される。

【0050】以上詳述したように、本実施の形態では、座標軸の異なる2つの空間においてデータを移動する場合に、2段のスケールリングを施して誤差の処理を簡単にしている。例えば、32ドット×32ドットのブロックを $n/m = 32.5/32$ 倍に拡大する場合、32ドット×32ドット、33ドット×32ドット、32ドット×33ドット、33ドット×33ドットの4個の拡大率のブロックを容易して、誤差が最小となるように、このブロックを混ぜ合わせて展開している。つまり、1段目にブロックの切れ目の2種類のスケール値を決定し、2段

目にこのスケール値を配分して誤差を無くすように構成している。ここで採用される32と33は、32.5を挟んで連続する2個の整数値である。このように構成することで、解像度が異なる空間での画像処理を円滑に行うことが可能になると共に、例えば画像表示システムに適用される場合に、様々な拡大率のデータを混在して表示する際にも、大きな問題となる誤差の蓄積に対処することができる。

【0051】尚、本実施の形態では、画像表示システムへの適用を主に説明してきたが、前述のように、必ずしもディスプレイへの表示に限ることなく、他のハードウェア、更にはソフトウェアにおいても適用することができる。例えば、スキャナで読み込んだオリジナルデータを画像処理装置に対してブロック単位で転送し、この画像処理装置では、本実施の形態におけるダブルスケーリング方式を用いてメモリに格納する等である。

【0052】

【発明の効果】以上説明したように、本発明によれば、多くのメモリを必要とすることなく、部分的な倍率変換処理が可能となる。

【図面の簡単な説明】

【図1】 (a)、(b)は、本実施の形態が適用されたスケーリング方法の概略を説明するための図である。

【図2】 本実施の形態が適用された画像表示システムのブロック図である。

【図3】 ダブルスケーリングを実行するための機能を示したブロック図である。

【図4】 第1プレゼンハム選択部52の構成を示したブロック図である。

【図5】 320ドットから512ドットへ拡大する際に、第1プレゼンハム選択部52にてなされる計算を示した図である。

【図6】 第2プレゼンハム選択部54の構成を示したブロック図である。

【図7】 32ドットを51ドットに拡大した場合の加算率Mの値と加算器76入力のドット毎の値を表わした図表である。

【図8】 100ドットから131ドットへの拡大の場合に第1プレゼンハム選択部52にてなされる計算を示した図である。

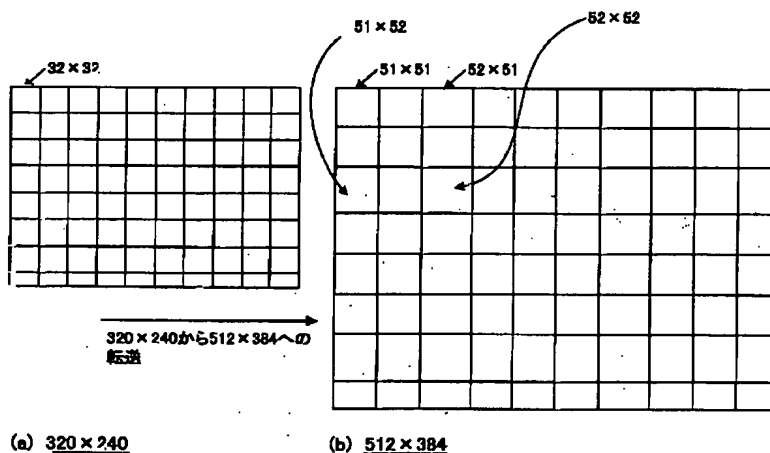
【図9】  $Q = 42$  の場合における加算率Mの値と加算器76入力のドット毎の値を表わした図表である。

【図10】 (a)～(c)は、従来のスケーリング方法を説明するための図である。

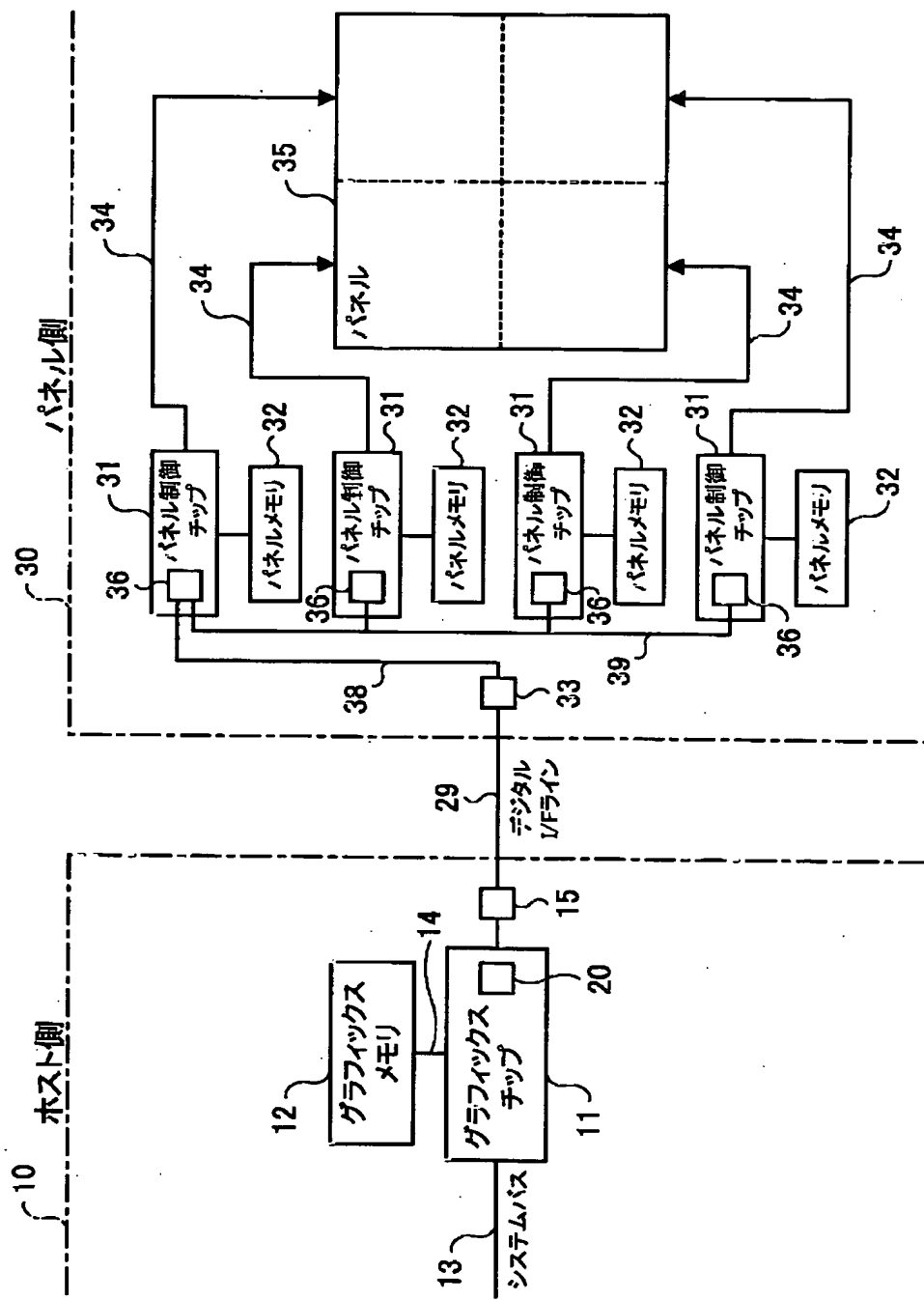
【符号の説明】

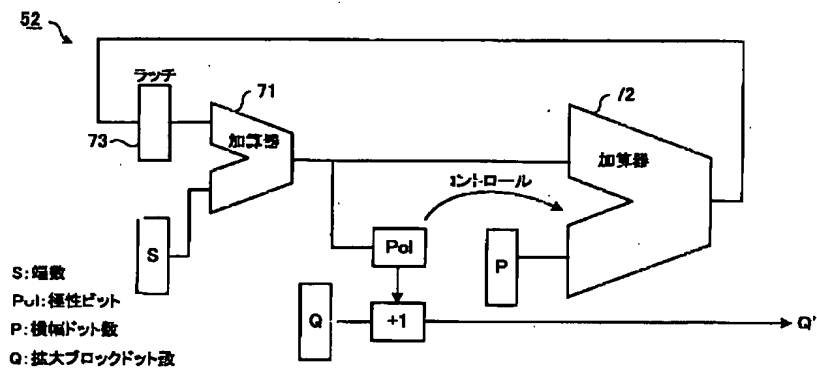
10…ホスト(HOST)側、11…グラフィックスチップ、12…グラフィックスメモリ、13…システムバス、14…グラフィックスメモリバス、15…インターフェイス(I/F)トランシーバ、29…デジタルI/Fライン、30…パネル側、31…パネル制御チップ、32…パネルメモリ、33…インターフェイス(I/F)レシーバ、34…パネルデータ出力、35…パネル、36…ポストプロセッサ、38…外部データバス、39…パネル内データバス、51…パラメータ設定部、52…第1プレゼンハム選択部、53…基本ロジック部、54…第2プレゼンハム選択部、55…クロックレート変換部、56,57,61,73,77…ラッチ、58,59…乗算部、60,71,72,75,76…加算器

【図1】



【図2】

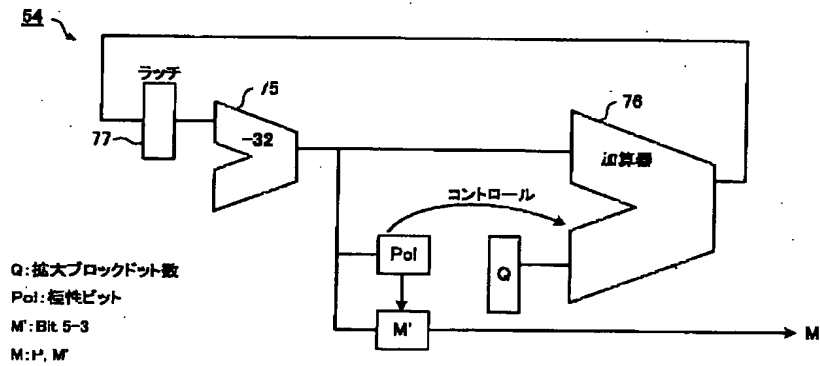




【図5】

セットアップ:	P/2→Latch A	320/2→A	選択
1回目:	$160 - 64 = 96$	$96 \rightarrow A$	51
2回目:	$96 - 64 = 32$	$32 \rightarrow A$	51
3回目:	$32 - 64 = -32$	$-32 \div 320 = 288 \rightarrow A$	52
4回目:	$288 - 64 = 224$	$224 \rightarrow A$	51
5回目:	$224 - 64 = 160$	$160 \rightarrow A$	51

【図6】



【図8】

セットアップ:	P/2→Latch A	100/2=50→A	選択
1回目:	$50 - 92 = -42$	$-42 + 100 = 58 \rightarrow A$	42
2回目:	$58 - 92 = -34$	$-34 + 100 = 66 \rightarrow A$	42
3回目:	$66 - 92 = -26$	$-26 + 100 = 74 \rightarrow A$	42
4回目:	$74 - 92 = -18$	$-18 + 100 = 82 \rightarrow A$	42
5回目:	$82 - 92 = -10$	$-10 + 100 = 90 \rightarrow A$	42
6回目:	$90 - 92 = -2$	$-2 \div 100 = 98 \rightarrow A$	42
7回目:	$98 - 92 = 6$	$6 \rightarrow A$	41
8回目:	$6 - 92 = -86$	$-86 + 100 = 14 \rightarrow A$	42

【 圖 7 】

Number	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20
A in	A	5/8A	B	2/8B	7/8C	D	4/8D	E	0	5/8F	G	2/8G	7/8H	I	3/8I	J	0	5/8K	L	2/8L
B in	0	3/8B	0	6/8C	1/8D	0	4/8E	0	F	3/8G	0	6/8H	1/8I	0	5/8J	0	K	3/8L	0	6/8M
M/8	1	5/8	1	2/8	7/8	1	4/8	1	0	5/8	1	2/8	7/8	1	3/8	1	0	5/8	1	2/8
Next	0	1	0	1	1	0	1	0	1	1	0	1	1	0	1	0	1	1	0	2/8

Num	21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40
A in	6/8M	N	3/8N	O	0	5/8P	Q	1/8Q	6/8R	S	3/8S	T	0	4/8U	V	1/8V	6/8W	X	3/8X	7/8Y
B in	2/8N	0	5/8O	0	P	3/8Q	0	7/8R	2/8S	0	5/8T	0	U	4/8V	0	7/8W	2/8X	0	5/8Y	1/8Z
M/8	6/8	1	3/8	1	0	5/8	1	1/8	6/8	1	3/8	1	0	4/8	1	1/8	6/8	1	3/8	7/8
Next	1	0	1	0	1	1	0	1	1	0	1	0	1	1	0	1	1	0	1	1

Num	41	42	43	44	45	46	47	48	49	50	51
A in	Z	4/8Z	A	1/8A	6/8B	C	2/8C	7/8D	E	4/8E	F
B in	0	4/8A	0	7/8B	2/8C	0	6/8D	7/8E	0	4/8F	0
M/8	1	4/8	1	1/8	6/8	1	2/8	7/8	1	4/8	1
Next	0	1	0	1	1	0	1	1	0	1	0



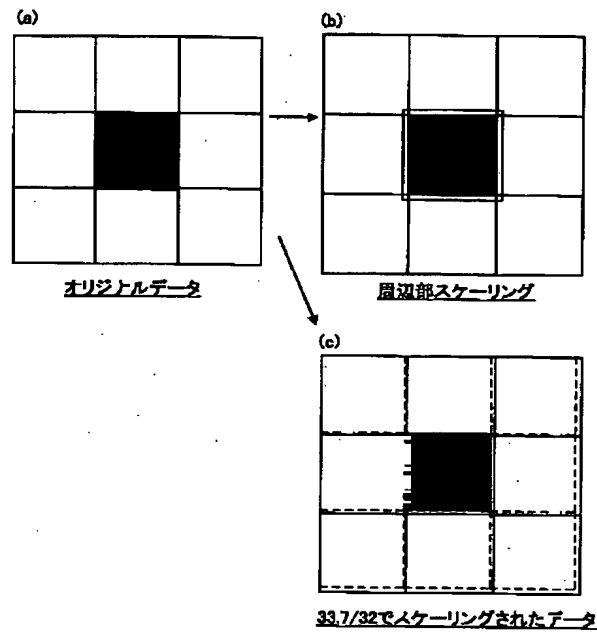
【図9】

Num-be	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20
A in	A	4/8	8/8	C	1/80	3/8	8/8E	F	0	2/8	5/8	I	0	2/8J	5/8	7/8L	M	2/8	4/8	7/80
B in	0	4/8B	2/8	0	7/8	5/8E	2/8F	0	Q	6/8	3/8I	0	J	5/8	3/8L	1/8	0	6/8N	4/8	1/8P
M/8	1	4/8	8/8	1	1/8	3/8	6/8	1	0	2/8	5/8	1	C	2/8	5/8	7/8	1	2/8	4/8	7/8
Next	0	1	1	0	1	1	1	0	1	1	1	0	1	1	1	1	0	1	1	1

Num	21	22	23	24	2	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40
A in	P	1/8P	4/8Q	6/8R	5	1/8S	3/8T	6/8	V	0	3/8W	5/8X	V	0	2/8Z	5/8A	7/8	C	2/8C	4/8D
B in	0	7/8Q	4/8R	2/8S	0	7/8T	5/8U	2/8	0	W	5/8X	3/8Y	0	Z	8/8	3/8B	1/8	0	6/8D	4/8E
M/8	1	1/8	4/8	6/8	1	1/8	3/8	6/8	1	0	3/8	5/8	1	0	2/8	5/8	7/8	1	2/8	4/8
Next	0	1	1	1	0	1	1	1	0	1	1	1	0	1	1	1	1	0	1	1

Number	41	42
A in	7/8	F
B in	E	
M/8	1/8F	0
Next	7/8	1
	1	0

【図10】



フロントページの続き

(51)Int.Cl.<sup>7</sup>  
H 0 4 N 5/262

識別記号

F I  
H 0 4 N 5/262

(参考)

(72)発明者 杉内 陽  
神奈川県大和市下鶴間1623番地14 日本ア  
イ・ビー・エム株式会社 大和事業所内  
(72)発明者 山内 一詩  
神奈川県大和市下鶴間1623番地14 日本ア  
イ・ビー・エム株式会社 大和事業所内

Fターム(参考) 5B057 CA08 CA16 CB08 CB16 CD06  
CH08  
5C006 AB01 AF03 AF04 AF47 BB11  
FA44  
5C023 AA02 AA38 CA01  
5C076 AA21 AA36 BB04 BB13 BB24  
BB26 CB01  
5C080 AA10 BB05 DD22 EE21 GG12  
JJ01 JJ02